

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-084364

(43)Date of publication of application : 26.03.1990

(51)Int.Cl. B41J 2/525

(21)Application number : 63-234937

(71)Applicant : CANON INC

(22)Date of filing : 21.09.1988

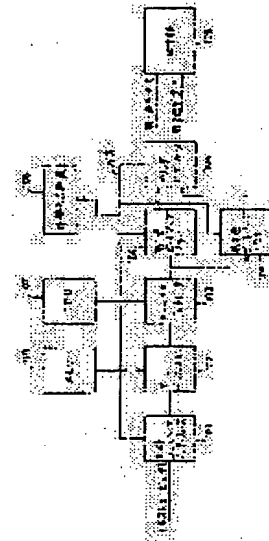
(72)Inventor : MURATA MASAHIKO

## (54) PRINTER

### (57)Abstract:

**PURPOSE:** To improve operability by providing data converting means for converting multicolor printing information into monochromatic printing informations of designated colors in response to input external command.

**CONSTITUTION:** When a CPU 107 initially refers to a memory 110 and it has a normal dichromatic printing mode, it processes in the case of a normal state, while when it has a monochromatic mode, it further refers to the memory 110, judges whether a printing color mode is first or second color, ignores a color designation command from a host computer, develops all printing data only for any of bit map memories 104 and 105 of designated color designated from an external input unit 108, and buries white data (no printing data) in another bit map memory. The printing data stored in the memory 104 or 105 is fed to a printer 109 through a printer interface 106 similarly to the case of the normal mode thereby to print in a single color.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**THIS PAGE BLANK (USPTO)**

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-84364

⑬ Int.Cl.<sup>9</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)3月26日

B 41 J 2/525

7612-2C B 41 J 3/00

B

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 印字装置

⑯ 特 願 昭63-234937

⑰ 出 願 昭63(1988)9月21日

⑱ 発 明 者 村 田 昌 彦 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

⑲ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

⑳ 代 理 人 弁理士 谷 義 一

## 明 細 書

### 1. 発明の名称

印 字 装 置

### 2. 特許請求の範囲

1) 入力する多色印字情報に応じて多色で印字出力することの可能な印字装置において、

単色印字と指定色を指定する外部コマンドを入力する入力手段と、

該入力手段により入力された前記外部コマンドに応じて前記多色印字情報を前記指定色の単色印字情報に変換するデータ変換手段とを具備したことを特徴とする印字装置。

(以下余白)

### 3. 発明の詳細な説明

[産業上の利用分野]

本発明は、多色印字が可能なページプリンタ等の印字装置に関する。

[従来の技術]

近年、ワードプロセッサやパーソナルコンピュータ等のホスト装置から送られる多色印字情報を基に、黒と赤の2色、あるいは黒、赤、青の3色を選択的に用いて文章等を印字する熱転写式等の多色印字装置が提供されている。このような従来の印字装置においては、例えばホスト装置から2色の印字データが送られて来れば、その2色で印字出力していた。

[発明が解決しようとする課題]

しかしながら、このような従来装置では、例えば2色印字のデータを単色で印字したい場合には、ホスト装置(例えばホストコンピュータ)を操作して、単色で印字させるためにホスト装置の

ファイルデータを書き換えなければならないという欠点があった。

そこで、本発明の目的は、ホスト装置の出力ファイルの内容を変更することなしに、単色印字への切替指定だけで多色印字データを単色に印字できるようにした印字装置を提供することにある。

#### 【課題を解決するための手段】

かかる目的を達成するために、本発明は、入力する多色印字情報に応じて多色で印字出力することの可能な印字装置において、単色印字と指定色を指定する外部コマンドを入力する入力手段と、入力手段により入力された外部コマンドに応じて多色印字情報を指定色の単色印字情報に変換するデータ変換手段とを具備したことを特徴とする。

#### 【作 用】

本発明は、上記構成により、印字装置にスイッチ等の外部コマンドの入力手段を設け、この入力

ータ（ホスト装置）からのデータを入力するホストコンピュータインタフェース、101 はインタフェース101 を通じてホストコンピュータから入力されたデータを一時貯え、あるいはページの編集を行うページバッファメモリ、102 はページバッファメモリ102 上の印字データをその印字データ中に含まれる印字コマンドによって印字コード情報から印字ドット情報に変換するキャラクタジェネレータである。

104 はキャラクタジェネレータ103 で発生した印字ドット情報を記録用紙の指定位置に出力するために展開するビットマップメモリのうちで第1色のデータを展開する第1色ビットマップメモリである。105 はその第2色のデータを展開する第2色ビットマップメモリである。106 はビットマップメモリ104、105 上のデータを印字シーケンスに従って印字部109 に出力するプリンタインタフェース、107 はこれらの構成要素101～106 を制御するマイクロコンピュータ等からなるCPU（中央演算装置）、108 は外部から本印字装置に単色

手段により単色モードに指定することにより、印字装置内部でホスト装置からの印字コマンドを処理し、いずれか1色で印字出力させるようにしたので、ホスト装置側の出力ファイルの内容を変更することなしに、多色印字のデータを単色で印字でき、操作性の向上が得られる。

#### 【実施例】

以下、図面を参照して本発明の実施例を詳細に説明する。

第1図は本発明実施例の基本構成を示す。本図において、Aは入力する多色印字情報に応じて多色で印字出力することの可能な印字部である。Bは単色印字と指定色を指定する外部コマンドを入力する入力手段である。Cは入力手段Bにより入力された外部コマンドに応じて多色印字情報を指定色の単色印字情報に変換するデータ変換手段である。

第2図は本発明の一実施例の回路構成を示す。本図において、101 は図示しないホストコンピュ

印字指示等のコマンドを入力する外部入力装置である。印字部109 はプリンタインタフェース108からのデータを実際に記録用紙上に印字するもので、例えば赤と黒の2色の印字プロセスを持つレーザービームプリンタ等のページプリンタ部である。110 はCPU107の第3図および第5図に示すようなプログラム（制御手順）の記憶、あるいは種々の情報をCPU107が書き込む作業領域を有するメモリである。

2色で印字を行う通常の場合は、CPU107はメモリ110上のプログラムに従いホストコンピュータインタフェース101を制御して、外部のホストコンピュータ（図示しない）から印字データを受けとり、その受けとった印字データをページバッファメモリ102に書き込み、記憶させる。必要なデータがページバッファメモリ102上に揃ったところで、CPU107はページバッファメモリ102上のデータを解析し、そのデータに含まれるコマンドによりキャラクタジェネレータ103で印字ドットパターンを発生させ、上記のコマンドのうちで色指

定コマンドにより印字色を決定し、該当する印字色のビットマップメモリ104または105のいずれかに上記の印字ドットパターンを展開する。

このようにして必要な印字データが両ビットマップメモリ104と105に展開されたら、CPU107はプリンタインタフェース108を制御すると共に、上述のビットマップメモリ104と105から読み出したデータをプリンタインタフェース108に送り、そのデータをさらにプリンタインタフェース108により所定のタイミングに従って印字部109に送り、印字部109で2色印字させる。

以上の動作は通常の印字処理動作であるが、本実施例においては、外部入力装置108から操作者によって単色印字モードを選択する指示コマンドが入力されると、あるいはその際に印字色の指定コマンドが合わせて入力されると、CPU107はメモリ110上の特定の場所にそのコマンドを記憶して、その指定モード状態を保持する。そして、CPU107は上記入力から外部入力装置108から行なわれる度に、メモリ110上のコマンド記憶の内容を

し、次のステップS2でそのパラメータが単色モードでなければ、ステップS6の通常の印字シーケンスにより、ホストコンピュータからのデータをそのデータ中の色指定コマンドに従って2色で印字する。

ステップS2で上述のパラメータが単色モードであると判定すれば、次のステップS3でメモリ110上の印字色指定のパラメータを参照し、続くステップS4でそのパラメータが第1色印字でなければ、ステップS7でホストコンピュータからの色指定コマンドを無視してすべての入力印字データを第2色のビットマップメモリ104に展開して、印字する。

一方、ステップS4で上述のパラメータが第1色印字であれば、次のステップS5でホストコンピュータからの色指定コマンドを無視し、すべての入力印字データを第1色のビットマップメモリ104に展開して印字する。

第4図は本発明の他の実施例の印字データ出力セレクタの構成を示す。本図に示す回路は、第2

更新する。

CPU107は最初にメモリ110を参照してメモリ110に書き込まれている印字モードが上述した通常の2色印字モードであれば、そのまま上述の通常のケースの場合の処理を行い、単色印字モードであれば、さらにメモリ110を参照して、印字色のモードが第1色か第2色かを判断し、かつホストコンピュータからの色指定コマンドを無視して、外部入力装置108から指定された指定色のビットマップメモリ104または105のいずれか一方にのみ全ての印字データを展開し、もう一方のビットマップメモリには白データ（印字されないデータ）で埋める。このビットマップメモリ104または105に記憶された印字データを通常のモードの場合と同様にプリンタインタフェース108を介して印字部109に送ることにより、単色で印字できる。

第3図のフローチャートは上述の制御手順を示す。まず、ステップS1でメモリ110上に書き込まれた単色印字か2色印字かのパラメータを参照

図の第1実施例でのプリンタインタフェース108と印字部109を結ぶ第1色印字データ線と第2色印字データ線のそれぞれX、Yの記号の部分に挿入されるものである。第4図において、301は単色モードか2色モードか、あるいは第1色印字か第2色印字かを選択するのに、それぞれ1ビットを割り当てたレジスタである。302はレジスタ301の出力によって制御される6個のANDゲート（論理積回路）G1～G6、303はANDゲート302の出力の論理和をとる2個のORゲート（論理和回路）O1～O2である。304はプリンタインタフェース108（第2図参照）の出力信号のうちの第1色データ、305は同じく第2色データ、306は本セレクタ回路の第1色出力データ、307は同じく第2色の出力データである。

第4図の実施例においては、外部入力装置108（第2図参照）で指定された印字色モードにかかわらず、入力印字データの処理はホストコンピュータの色指定に従う通常の2色印字シーケンスで行ない、単色モードの場合はプリンタイン

フェース106から印字部109へデータが送られる際に、印字位置が同じ位置のドットの論理和をとって306,307のいずれかの信号線のみデータを送り出すようにしている。その際、レジスタ301には前述の第1実施例の場合と同様にしてメモリ110上に保存された印字色モードの情報がCPU107によって書き込まれる。あるいは、外部入力スイッチ等の外部入力装置108によりレジスタ301に直接設定されるようにしても良い。このレジスタ301は単色モードのときは図中の信号線SEL1をH(ハイレベル)に、単色モードでないときにはL(ローレベル)に、また第1色印字のときには信号線SEL2をHに、第2色印字のときには信号線SEL2をLに設定する。

このように、2色印字のときにはレジスタ301の出力信号線SEL1がLとなるので、ANDゲート302のG1とG4がON(開)となり、その他のANDゲートはOFF(閉)となる。従って、第1色データ304と第2色データ305はそれぞれANDゲート302のG1とG4を通り、ORゲート303のO1

とO2を通過して第1色出力306、第2色出力307へと出力される。

一方、単一モードで第1色印字の場合は、レジスタ301の出力信号線SEL1がH、同じく信号線SEL2がHとなるので、ANDゲート302のG2とG5が開き、他のANDゲートは閉じる。ゲートG2とG5はORゲート303のO1にのみ入力しているので、第1色データ304と第2色データ305はORゲートO1で論理和がとられて、第1色出力306にのみ出力される。また、単色モードで第2色印字の場合は、レジスタ301の出力信号線SEL1がH、同じく信号線SEL2がLとなるので、ANDゲート302のG3とG6が開き、他のANDゲートは閉じる。ゲートG3とG6はORゲート303のO2にのみ入力しているので、第1色データ304と第2色データ305は第2色データ出力307へゲートO2で論理和をとって出力される。この様にハード回路を付加することによっても本発明を実施することができる。

第5図は本発明の更に他の実施例を示す。第4

図に示した本発明の第2の実施例では、プリンタインタフェース106と印字部109の間で論理積と論理和をとって出力したが、第5図に示す本実施例では、第2図のビットマップメモリ104,105からプリンタインタフェース106へ印字データを転送する際に論理和をとるものである。第5図(A)、(B)は単色モードの際のビットマップメモリ104,105からプリンタインタフェース106へデータを転送する際の制御手順を示す。まず、ステップT1で転送する第1色データを第1色ビットマップメモリ104から読み出し、読み出したデータをCPU107のレジスタ(図示しない)内に一旦保持する。次のステップT2で第2色ビットマップメモリ105から第2色データを読み出し、上記と同様にCPU107のレジスタ内に保持する。ステップT3でこれらレジスタの保持データ同士の論理和を取り、次のステップT4でプリンタインタフェース106の外部入力装置108で指定された該当する色の転送場所へ転送する。プリンタインタフェース106で各色のデータの入力タイミングをタイミン

グクロックで分けている場合は、その指定された該当色の転送タイミングで転送する。

2色印字モードの時は第5図の手順をとらず、第1実施例の場合と同様である。即ち、本実施例において、2色モード時の処理、および単色モード時の処理のうちで、プリンタインタフェース106への転送を除いては、第2図の第1実施例で説明した2色で印字する場合と同様である。

なお、上述した本発明実施例では2色印字の印字装置について説明したが、本発明はこれに限定されず、3色以上の多色印字装置についても同様に適用できることは勿論である。

#### 【発明の効果】

以上説明したように、本発明によれば、印字装置にスイッチ等の外部コマンドの入力手段を設け、この入力手段により単色モードに指定することにより、印字装置内部でホスト装置からの印字コマンドを処理し、いずれか1色で印字出力させるようにしたので、ホスト装置側の出力ファイル

の内容を変更することなしに、多色印字のデータを単色で印字でき、操作性の向上が得られる効果がある。

#### 4. 図面の簡単な説明

第1図は本発明実施例の基本構成を示すブロック図、

第2図は本発明の第1実施例の回路構成を示すブロック図、

第3図は第2図の実施例の単色モード切換え処理の制御手順を示すフローチャート、

第4図は本発明の第2実施例の印字データ出力セレクタの回路構成を示す回路図、

第5図は本発明の第3実施例のビットマップメモリからプリンタインタフェースへの転送処理の制御手順を示すフローチャートである。

104,105 …ビットマップメモリ、

106 …プリンタインタフェース、

107 …CPU、

108 …外部入力装置、

109 …印字部、

110 …メモリ、

301 …レジスタ、

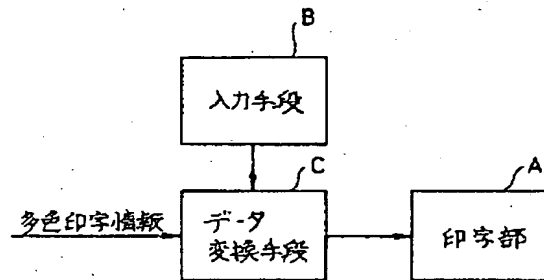
302 …ANDゲート、

303 …ORゲート。

101 …ホストコンピュータインタフェース、

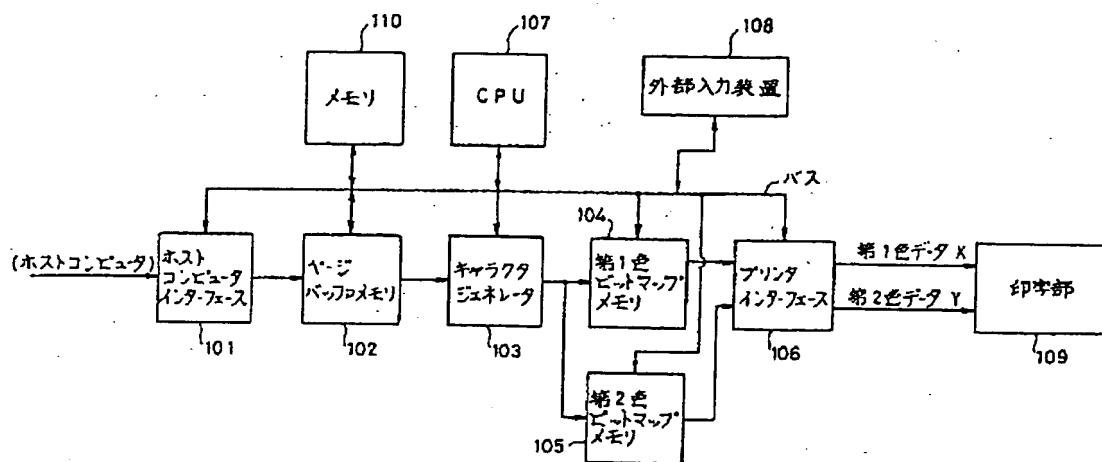
102 …ページバッファメモリ、

103 …キャラクタジェネレータ、

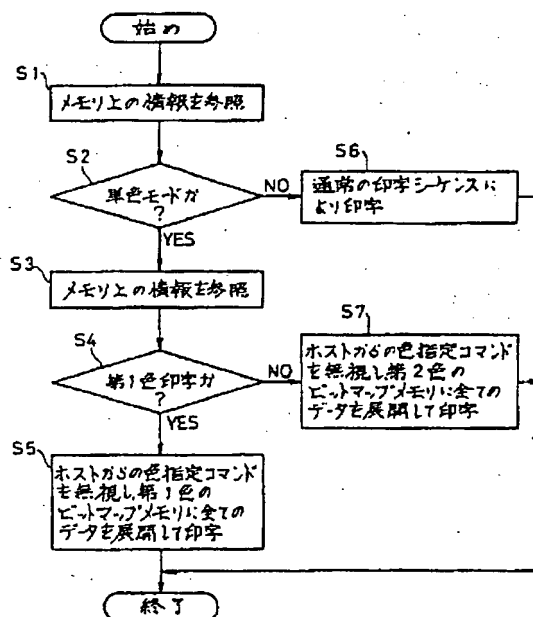


実施例の基本構成を示すブロック図

### 第1図

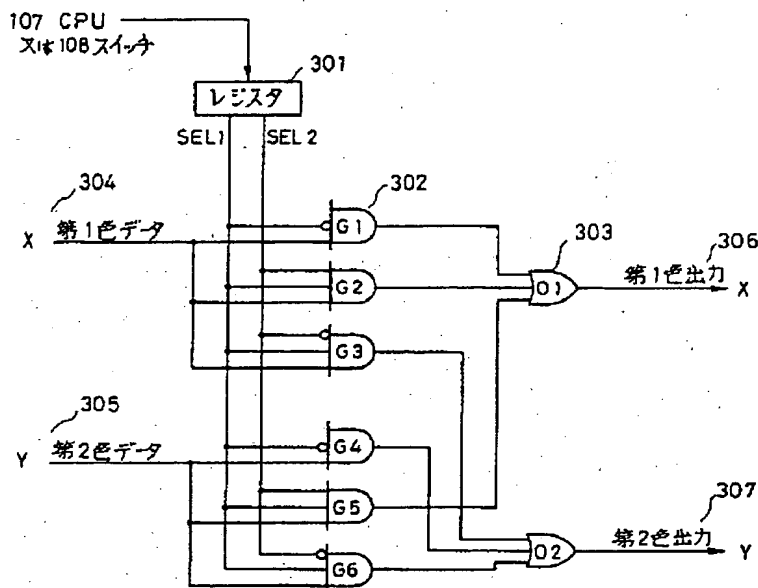


実施例の回路構成を示すブロック図  
第2図

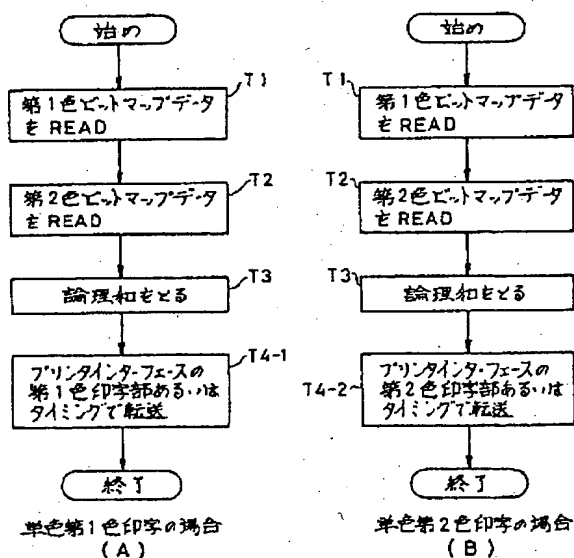


実施例の単色モード切り換え処理手順を示すフローチャート  
第3図





他の実施例の印字データ出力セクタの構成を示す回路図  
第4図



更に他の実施例のビットマップメモリからプリンタインフェイスへの転送処理手順を示すフローチャート  
第5図

**THIS PAGE BLANK (USPTO)**